

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-139026

(43)公開日 平成9年(1997)5月27日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/18	5 2 0	9558-5D	G 1 1 B 20/18	5 2 0 E
	5 3 6	9558-5D		5 3 6 B
	5 4 2	9558-5D		5 4 2 F
20/14	3 4 1	9463-5D	20/14	3 4 1 B

審査請求 未請求 請求項の数5 O L (全 14 頁)

(21)出願番号 特願平7-298348

(22)出願日 平成7年(1995)11月16日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 松井 滋

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 杉山 和宏

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 八嶋 昇

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(74)代理人 弁理士 宮田 金雄 (外3名)

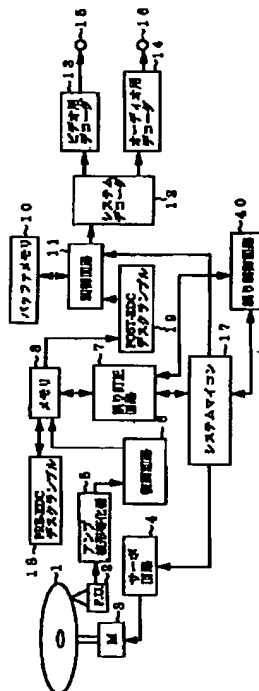
最終頁に続く

(54)【発明の名称】 デジタルデータ再生装置

(57)【要約】

【課題】 セクタアドレス誤り検出符号 I E C が付加された複数のセクタのデータと、これら複数のセクタ全体の誤り検出符号 E D C とが付加されているブロックの再生データについて、各セクタのデータ誤り検出・訂正と、ブロックのデータ誤り検出・訂正の効率化を図ったデジタルデータ再生装置を得る。

【解決手段】 各セクタの第一の誤り検出手段である P R E - E D C およびデスクランブル回路 1 8 と、各セクタの第二誤り検出手段である P O S T - E D C およびデスクランブル回路 1 9 を設け、第一の誤り検出手段で誤りを検出したセクタを含むブロックは誤り訂正回路 7 で誤り訂正を行った後、上記第二誤り検出手段で二度目の誤り検出を行い、全てのセクタで誤りが検出されなかったブロックは、上記誤り訂正回路 7 による誤り訂正を行わずに上記第二誤り検出手段のみで誤り検出を行なうようにして、検出・訂正処理の重複の解消を図った。



【特許請求の範囲】

【請求項1】 複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各セクタ毎に当該セクタ内のデータの誤りを検出するための誤り検出符号が付加され、かつ各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から前記デジタルデータを再生する装置であって、前記記録媒体から再生されたデジタルデータを記憶する第一の記憶手段と、

前記セクタ内のデータの誤りを前記誤り検出符号を用いて検出する誤り検出手段と、
前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを検出し訂正する誤り訂正手段と、
前記誤り検出手段の検出結果を記憶する第二の記憶手段と、

この第二の記憶手段の内容を読み出して前記ブロックを構成する全てのセクタについての誤りの有無を判定し、誤りのないブロックを前記誤り訂正手段による誤り訂正の対象から除外する誤り制御手段を備えたことを特徴とするデジタルデータ再生装置。

【請求項2】 複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各セクタ毎に当該セクタ内のデータの誤りを検出するための誤り検出符号が付加され、かつ各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から前記デジタルデータを再生する装置であって、前記記録媒体から再生されたデジタルデータを記憶する第一の記憶手段と、

前記セクタ内のデータの誤りを前記誤り検出符号を用いて検出する誤り検出手段と、
前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを検出し訂正する誤り訂正手段と、
前記誤り検出手段の検出結果を記憶する第二の記憶手段と、

この第二の記憶手段の内容を読み出して前記ブロックを構成するセクタについての誤りの有無を判定し、誤りがあるセクタは、当該誤りがあるセクタの位置をもとに前記ブロックの訂正符号を用いて前記誤り訂正手段により当該セクタデータの誤り値を求める消失訂正を行わせ、誤りがないセクタは前記誤り訂正手段による誤り訂正から除外するように制御する誤り制御手段を備えたことを特徴とするデジタルデータ再生装置。

【請求項3】 複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から前記デジタルデータを再生する装置であって、

前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、

前記セクタ内のアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、

前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを検出し訂正する誤り訂正手段と、

前記誤り検出訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータから当該ブロックの先頭セクタを検索する先頭セクタ検索手段とを備えたことを特徴とするデジタルデータ再生装置。

【請求項4】 複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から前記デジタルデータを再生する装置であって、

前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、

前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、

前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを訂正する誤り訂正手段と、

前記誤り検出訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、

この比較手段の比較結果が一致しているときは当該誤り検出訂正処理が終了したセクタを含むブロックのデータを前記記憶手段から読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは当該比較手段に対して順次比較動作を続行させるように制御する誤り訂正制御手段とを備えたことを特徴とするデジタルデータ再生装置。

【請求項5】 複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から前記デジタルデータを再生する装置であって、

前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、

前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、

前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを訂正する誤り訂正手段と、

前記誤り検出訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、

この比較手段の比較結果が一致しているときは当該誤り検出訂正処理が終了したセクタを含むブロックのデータを前記記憶手段から読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは当該比較手段に対して順次比較動作を続行させるとともに、一致検出があるまで前記誤り訂正手段による誤り訂正を停止させる誤り訂正制御手段と、

前記誤り検出訂正手段による誤り訂正で訂正不能の場合は、正しく訂正されたか、または誤りのない前後のセクタアドレスデータから当該訂正不能のセクタアドレスデータを補間する補間手段とを備え、

この補間手段によって補間されたセクタアドレスデータと前記所定のセクタのアドレスデータが前記比較手段に入力されて比較されるように構成したことを特徴とするデジタルデータ再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、光ディスク等のデジタルデータ再生装置に関する。

【0002】

【従来の技術】図8は従来のデジタルデータ再生装置を示したブロック図である。図において、1は光ディスク、2はデータ読みとり用光ピックアップ(P、U)、3は光ディスク1を回転させるディスクモータ、4は光ピックアップ2やディスクモータ3を制御するサーボ回路、5はアンプおよび波形等化器、6は復調回路、7は誤り訂正回路、8は誤り訂正用のメモリ、9はデスクランブルおよびEDC回路(誤り検出符号(以下、「EDC」)(Error Detection Cord)という)で構成されたチェック回路、10はバッファメモリ、11はバッファメモリ10の制御回路、12はシステムデコーダ、13はビデオ用デコーダ、14はオーディオ用デコーダ、15はビデオ出力端子、16はオーディオ出力端子、17は上記システム全体を制御するシステムマイクロコンピュータ(以下、「システムマイコン」という)である。

【0003】以下、動作について説明する。システムマイコン17の動作指令を受け、サーボ回路4によって、光ピックアップ2やディスクモータ3が駆動されると、光ディスク1が回転して光ピックアップ2より再生信号が読みとられる。再生信号はアンプおよび波形等化器5で増幅され、デジタル信号に変換されると、復調回路6で16ビットの再生データが8ビットの再生データに変換される処理が行われ、誤り訂正回路7で前記再生データ内の誤り訂正符号による誤り訂正が行われる。その際、データは一旦メモリ8にストアされ、誤り訂正回路7で演算されたアドレスのデータが読み出されて訂正される。

【0004】ところで、再生データには、上記誤り訂正用の符号とは別に、2048(2K)バイトを1セクタとして、各セクタ毎にEDCが付加され、データがスク

ランブル処理されている。デスクランブルおよびEDC回路9では、前記セクタ毎のスクランブルを解除するデスクランブル処理が行われた後、EDCによる誤り検出がされる。すなわち、前記誤り訂正された結果が、もう一度EDCによってチェックされることで、データの信頼度を向上させている。

【0005】EDC回路9で誤り無しとされたデータは、バッファメモリ制御回路11によってバッファメモリ10に記憶され、蓄えられる。所定量以上のデータがバッファメモリ10に蓄えられると、システムデコーダ12からの要求に応じてデータが読み出される。このとき、システムマイコン17では常時バッファメモリ10のデータ量が監視されており、データが残り少なくなるとサーボ回路4に指令して光ディスク1からつぎのデータを再生させ、またデータが一杯になると再生を停止させる指令が出される、というメモリ制御が行われている。

【0006】次に、システムデコーダ12では、バッファメモリ10から読み込んだデータが、データ再生のための管理情報とビデオ用の圧縮データとオーディオ用の圧縮データとに分離される。前記管理情報などはシステムマイコン17に読み出されてシステム制御に用いられる。

【0007】また、前記ビデオとオーディオの圧縮データは、例えばMPEG2(Moving Picture Expert Group)規格相当で圧縮されているため、それぞれ専用のデコーダ13、14で処理される。これら処理後のデータは、ビデオ出力がビデオ出力端子15から、オーディオ出力はオーディオ出力端子16から、それぞれ出力される。

【0008】

【発明が解決しようとする課題】従来のデジタルデータ再生装置は、以上のように構成されていたので、例えば信号処理の過程での誤り検出は、最終的にデスクランブル後のEDC回路9でチェックされる。従って前段の誤り訂正回路で誤り無しと検出されるか、または誤り訂正されてもEDC回路9で誤りが検出されると、データとして用いられなくなる。これは、EDC回路9の方が前段の誤り訂正回路7よりも、高い誤り検出能力を有しているためであるが、もし、誤り訂正を行わないならば、EDC回路9だけで十分であり、従来のデジタルデータ再生装置では、誤りのないデータであっても前段の誤り訂正回路7で誤り検出動作が行なわれ(このときは訂正されない)、後段のEDC回路9で再び誤り検出が行なわれるという無駄があった。

【0009】一方、AV用途の他に、データのみを光ディスク1に記録し、バッファメモリ10からパーソナルコンピュータシステムにデータを転送する、読み出し専用の光ディスクメモリのようなシステムでは、データのアクセス速度が重視されるため、通常、光ディスク1

の回転速度をAV用途の2倍以上とした高速再生が要求されており、また、誤り訂正回路7で空き時間を利用して繰り返し訂正を行うことでデータの信頼度向上をはかりたいところである。しかるに、従来のデジタルデータ再生装置では、十分に再生データの誤り率が低い良好な再生状態であっても、前記のような誤り検出動作の無駄があるためにメモリ8のアクセス時間が不足し、より高価で、よりアクセス速度の速いメモリを使用しなければならないという問題点があった。

【0010】また、上記誤り訂正回路7で誤り訂正を行う際、前記セクタを複数個まとめたブロックと呼ばれる単位のデータに対して誤り訂正符号が付加されているので、このブロックの境界、または先頭を何らかの手段で検出する必要があった。しかし、データに付加されている同期信号が各セクタ毎に同一パターンで繰り返されているデータフォーマットをもつ再生信号が記録されているものにおいては、上記同期信号ではブロックの先頭が検出できないという問題点があった。

【0011】さらに、システムマイコン17は、再生されたデータに所望のセクタがあるかどうかをバッファメモリ10に蓄えているセクタデータから検索して判断していた。このため、所望のセクタデータを検索するには、サーボ回路4を動作させ、光ディスク1の所定位置に光ビックアップを移動させて再生データを得、復調処理、誤り訂正、デスクランブル、EDCによるチェックを行ってバッファメモリ10にデータが書き込まれるまでの時間を要し、これがデータのアクセス速度が上がらない原因となるという問題点があった。

【0012】この発明は上記のような問題点を解決するためになされたもので、データの誤り検出や訂正を効率良く行うことができるデジタルデータ再生装置を得ることを第1の目的とする。また、第2の目的は、上記誤り訂正ブロックの境界、または先頭を容易に検出できるデジタルデータ再生装置を得ることである。さらに、第3の目的は、復調処理が終わった段階でシステムマイコン17が検索できるようにしてデータのアクセス性を向上させたデジタルデータ再生装置を得ることである。

【0013】

【課題を解決するための手段】この発明に係るデジタルデータ再生装置においては、複数のデジタルデータでセクタを構成し、複数のセクタでブロックを構成するとともに、各セクタ毎に当該セクタ内のデータの誤りを検出するための誤り検出符号が付加され、かつ各ブロック毎に当該ブロック内の全セクタのデータに対する誤りを検出し訂正するための訂正符号が付加されて記録されている記録媒体から再生されたデジタルデータを記憶する第一の記憶手段と、前記セクタ内の誤りを前記誤り検出符号を用いて検出する誤り検出手段と、前記ブロックの前記訂正符号を用いて当該ブロック内のデータの誤

りを検出し訂正する誤り訂正手段と、前記誤り検出手段の検出結果を記憶する第二の記憶手段と、この第二の記憶手段の内容を読み出し、前記ブロックを構成する全てのセクタについての誤りの有無を判定し、誤りがない場合には当該ブロックを前記誤り訂正手段による誤り訂正から除外する誤り制御手段を備えたものである。

【0014】また、前記記録媒体から再生されたデジタルデータを記憶する第一の記憶手段と、前記セクタ内のデータの誤りを前記誤り検出符号を用いて検出する誤り検出手段と、当該ブロック内のデータの誤りを検出し前記ブロックの訂正符号を用いて訂正する誤り訂正手段と、前記誤り検出手段の検出結果を記憶する第二の記憶手段と、この第二の記憶手段の内容を読み出して前記ブロックを構成するセクタについての誤りの有無を判定し、誤りがあるセクタは、当該誤りがあるセクタの位置をもとに前記ブロックの訂正符号を用いて前記誤り訂正手段により当該セクタデータの誤り値を求める消失訂正を行わせ、誤りがないセクタは前記誤り訂正手段による誤り訂正から除外するように制御する誤り制御手段を備えたものである。

【0015】また、前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを訂正する誤り訂正手段と、前記誤り検出訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータから当該ブロックの先頭セクタを検索する先頭セクタ検索手段とを備えたものである。

【0016】また、前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを訂正する誤り訂正手段と、前記誤り検出訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、この比較手段の比較結果が一致しているときは当該誤り検出訂正処理が終了したセクタを含むブロックのデータを前記記憶手段から読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは当該比較手段に対して順次比較動作を続行させるように制御する誤り訂正制御手段とを備えたものである。

【0017】また、前記記録媒体から再生されたデジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出して訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて当該ブロック内のデータの誤りを訂正する誤り訂正手段と、前記誤り検出

訂正手段によって誤り検出訂正処理が終了したセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、この比較手段の比較結果が一致しているときは当該誤り検出訂正処理が終了したセクタを含むブロックのデータを前記記憶手段から読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは当該比較手段に対して順次比較動作を続行させるとともに、一致検出があるまで前記誤り訂正手段による誤り訂正を停止させる誤り訂正制御手段と、前記誤り検出訂正手段による誤り訂正で訂正不能の場合は、正しく訂正されたか、または誤りのない前後のセクタアドレスデータから当該訂正不能のセクタアドレスデータを補間する補間手段とを備え、この補間手段によって補間されたセクタアドレスデータと前記所定のセクタのアドレスデータが前記比較手段に入力されて比較されるように構成したものである。

【0018】

【発明の実施の形態】この発明の実施の形態1であるデジタルデータ再生装置においては、記録媒体からの再生データが第一の記憶手段に記憶された後、誤り検出手段によって前記各セクタの誤り検出がなされ、検出結果が第二の記憶手段に記憶される。一方誤り制御手段によって前記第二の記憶手段の内容が読み出され、前記誤り制御手段によって当該ブロックが前記誤り訂正手段による誤り訂正から除外される。

【0019】この発明の実施の形態2であるデジタルデータ再生装置においては、記録媒体からの再生データが第一の記憶手段に記憶された後、誤り検出手段によって前記各セクタの誤り検出がなされ、検出結果が第二の記憶手段に記憶される。一方誤り制御手段によって前記第二の記憶手段の内容が読み出され、誤りがあるとき、前記誤り訂正手段によって誤りがあるセクタの位置をもとに当該セクタデータの誤り値を求める消失訂正が行われ、誤りがなく、当該セクタは前記誤り訂正手段による誤り訂正から除外される。

【0020】この発明の実施の形態3であるデジタルデータ再生装置においては、記録媒体からの再生データが記憶手段に記憶された後、前記誤り検出訂正手段によって、前記セクタのアドレスデータの誤り検出および訂正がなされ、先頭セクタ検索手段によって誤り検出訂正処理が終了したセクタのアドレスデータより前記ブロック中の前記先頭セクタが検索され、先頭セクタより順次、前記記憶手段から前記誤り訂正手段に前記ブロックのデータが入力される。

【0021】この発明の実施の形態4であるデジタルデータ再生装置においては、記録媒体からの再生データが記憶手段に記憶された後、前記誤り検出訂正手段によって、前記セクタのアドレスデータの誤り検出および訂正がなされ、比較手段によって前記誤り検出訂正手段に

によって誤り検出訂正処理が終了したセクタのアドレスデータと所定のセクタのアドレスデータとが比較される。そして、一致しているときは当該セクタを含むブロックのデータが誤り訂正制御手段によって前記記憶手段より読み出され、前記誤り訂正手段による誤り訂正が実行され、一致していないときは比較手段によって順次、比較動作が続行される。

【0022】この発明の実施の形態5であるデジタルデータ再生装置においては、前記誤り検出訂正手段による誤り訂正で訂正不能のとき、補間手段によって正しく訂正され、もしくは誤りのない前後セクタアドレスデータから当該訂正不能のセクタアドレスデータが補間され、前記補間されたセクタアドレスデータと前記所定のセクタのアドレスデータが前記比較手段に入力されて比較され、一致しているときは当該セクタを含むブロックのデータが誤り訂正制御手段によって前記記憶手段より読み出され、前記誤り訂正手段による誤り訂正が実行され、一致していないときは前記誤り訂正手段による誤り訂正が停止され、比較手段によって順次比較動作が続行される。

【0023】実施の形態1. 図1は、この発明の実施の形態1であるデジタルデータ再生装置を示すブロック図である。図において、1は光ディスク、2はデータ読みとり用光ピックアップ(P. U)、3は光ディスク1を回転させるディスクモータ、4は光ピックアップ2やディスクモータ3を制御するサーボ回路、5はアンプおよび波形等化器、6は復調回路、7は誤り訂正回路、8は誤り訂正用のメモリ、9はデスクランブルおよびEDC回路によるチェック回路、10はバッファメモリ、11はバッファメモリ10の制御回路、12はシステムデコード、13はビデオ用デコード、14はオーディオ用デコード、15はビデオ出力端子、16はオーディオ出力端子、17は上記システム全体を制御するシステムマイコン、18は誤り検出を行うPRE-EDCおよびデスクランブル回路、19はPOST-EDCおよびデスクランブル回路である。さらに、40は誤り訂正回路7の動作を制御する誤り制御回路である。

【0024】図2は、再生データの構成単位である1セクタ分のデータの内容を示した図で、30はID (Identification Data) で、当該セクタのアドレスや案内情報で構成される。31はIEC (ID Error Correction code) で、ID30の誤り検出符号である。32はRSV (Reserve) データで、現在は未規定の領域である。33はデータ領域で、スクランブル処理が施されている。34はEDC (Error Detection Code) で、当該セクタ全体の誤り検出符号である。1セクタ分のデータは、以上の様に構成されている。

【0025】さらに、前記再生データは図3に示すように複数セクタを1単位とするブロックを構成しており、各ブロックはC1の誤り訂正符号とC2の誤り訂正符号

とからなる二重の符号で符号化されており、誤り訂正回路7では、このブロック単位で誤り訂正が行われる。ここで、各セクタは、データ領域35に縦横に分けて順次並べられる。36はC1符号領域、37はC2符号領域、38はC1とC2の積符号領域である。

【0026】次に、実施の形態1の動作を、前記従来例と同様の動作が行われる部分の動作説明は省略し、異なる部分の動作を詳しく説明する。まず、復調回路6で16ビットの再生データが8ビットの再生データに変換され、一旦メモリ8にストアされると、PRE-EDCおよびデスクランブル回路18は、メモリ8から1セクタ分を1単位として再生データを読み出してデスクランブル処理を行った後、1セクタ毎に再生データに付加されているEDCを用いて当該セクタ内のデータの誤り検出を行う。この誤り検出結果は、誤り検出フラグとしてメモリ8の所定領域に記憶される。

【0027】次に、誤り制御回路40によってメモリ8から1ブロック分の誤り検出フラグが読み出され、1ブロックを構成するすべてのセクタに誤りがない場合には、誤り制御回路40によって当該ブロックの誤り訂正回路7での誤り訂正動作が中止されて、そのままPOST-EDCおよびデスクランブル回路19に転送され、当該ブロックのデータがデスクランブル処理されると、バッファメモリ10に転送されて蓄えられる。

【0028】以上のように、実施の形態1では、誤りのないブロックが誤り訂正回路7による誤り訂正の対象から除外されることで、誤り訂正処理のためのデータ読み出しや書き込み、およびこれに伴う演算等に要する時間が節約される。

【0029】実施の形態2。図4は、この発明の実施の形態2であるデジタルデータ再生装置を示すブロック図で、図1と同一符号はそれぞれ同一または相当部分を示しており、20は誤り検出を行うPRE-EDCおよびデスクランブル回路、21はPOST-EDCおよびデスクランブル回路、22は誤り訂正回路である。

【0030】次に、動作について説明する。まず、PRE-EDCおよびデスクランブル回路20は、メモリ8から1セクタ分を1単位として再生データを読み出してデスクランブル処理を行った後、1セクタ毎に再生データに付加されている誤り検出符号EDCを用いて当該セクタ内のデータの誤り検出を行う。この誤り検出結果は、誤り検出フラグとしてメモリ8の所定領域に記憶される。

【0031】次に、前記1ブロック内の所定のセクタに誤りがある場合は、以下のように処理される。当該ブロックのデータがメモリ8から読み出され、誤り訂正回路22で処理され、例えばC1→C2→C1の順に誤り訂正が行われるとき、最初のC1訂正において誤り検出フラグが参照され、誤り制御回路40によって誤りのあるセクタが存在する部分のみ訂正動作が行われる。

【0032】次のC2訂正では、前回のC1訂正結果をもとに消失訂正（イレージャ訂正）が行われるが、まず、誤り制御回路40によって上記誤り検出フラグが参照され、次に誤りのあるセクタで、かつ、前回のC1訂正で訂正フラグ（通常訂正されると訂正フラグは立てないが、訂正アルゴリズム次第では訂正しても立てるときがある）がある位置の誤りデータ値が求められて訂正される。

【0033】最後のC1訂正は、上記C2の訂正結果が利用されて消失訂正が行われ、誤りのあるセクタで、かつ、C2の訂正フラグがある位置の誤りデータ値が求められて訂正される。このとき、誤り検出フラグがある場合は、誤りのないセクタについての訂正動作が省略されるので、この期間の処理時間が節約される。

【0034】次に、C1訂正が終了すると、当該ブロックのデータがPOST-EDCおよびデスクランブル回路21転送され、デスクランブル処理が実行されて、再度EDCによる誤り検出が行われる。このとき、POST-EDC回路21では重複をさけるためにメモリ8の誤り検出フラグが参照され、誤りがある訂正されたセクタのみについて、EDCによる誤り検出が行われる。

【0035】なお、実施の形態2では、PRE-EDCおよびデスクランブル回路20の誤り検出によって誤りのなしとされたセクタの取り扱い、誤り訂正回路22による誤り訂正の方法（消失訂正の実行の有無）、またはPOST-EDC回路21におけるEDC処理の有無は、すべて誤り制御回路40によって制御され、PRE-EDCおよびデスクランブル回路20において誤りがあるセクタの数によって種々変更される。

【0036】例えば、PRE-EDCおよびデスクランブル回路20の誤り検出結果を無視して従来どおりに誤り訂正処理を実行するか、または誤り訂正回路7において消失訂正を行わずに誤り位置も求める誤り訂正を実行するか、または消失訂正は行うが、PRE-EDCおよびデスクランブル回路20の誤り検出結果を無視して誤りのないセクタを含めた訂正を行うなど、種々の組み合わせを選択できる。

【0037】このうち、PRE-EDCおよびデスクランブル回路20による誤り検出結果を無視した場合は、POST-EDC回路21において、当該ブロック内のすべてのセクタについてEDC処理を再度実行する。これは誤り訂正回路22における訂正動作で、PRE-EDC回路20で誤りなしとされたセクタが訂正されている可能性があるからである。

【0038】また、システムマイコン17は、当該ブロック内に誤りのあるセクタが多い場合は、誤り訂正回路22ですべてのセクタを対象として誤り訂正を実行し、誤りセクタが少ない場合、または高速度性が要求される場合は、誤りセクタのみ訂正を実行するように、誤り制御回路40をプログラムすることができる。

11

【0039】以上のように、この実施の形態2によれば、訂正動作や誤り検出における無駄が省かれ、効率よく所定の訂正等の処理が行える。

【0040】実施の形態3。図5は、この発明の実施の形態3のデジタルデータ再生装置を示すブロック図で、図1と同一符号はそれぞれ同一または相当部分を示しており、23はID30とその誤り検出符号IEC31を用いて誤り検出および誤り訂正するID処理回路である。以下、実施の形態1と異なる部分の動作について説明する。

【0041】まず、復調回路6で16ビットの再生データが8ビットの再生データに変換され、一旦メモリ8にストアされる。次に、各セクタには、セクタデータとは別に特定のデータパターンからなる同期信号が複数記録されているので、そのうちのセクタの先頭を示す同期信号を基準として、ID30およびIEC31がメモリ8のデータから検索されてID処理回路23に入力される。ID処理回路23では、入力されたデータのIEC31を用いてID30の誤り検出が行われ、誤りがあれば訂正される。この動作は各セクタ単位で順次行われ、
10 複数セクタ分実行される。

【0042】次に、1ブロック分に相当する16セクタ分のID30の誤り訂正動作が終了した時点で、当該ブロックの先頭セクタが訂正動作済のID30群の内容により検索される。ここでID30に記録されているセクタアドレスは、0からNまでのうち16の倍数にあたるアドレスが各ブロックの先頭セクタと決められているので、セクタアドレス値が16で割り切れるところのID30が検索される。次に、この検索によってあるID30がブロックの先頭であると示していることが判明すると、メモリ8から当該ID30が所属するセクタのデータが順次読み出され、誤り訂正回路7において誤り訂正される。

【0043】この実施の形態3では、以上のようなID処理回路23の動作によって各ブロックの先頭セクタが容易に検索され、また、ID30の部分の誤り訂正も行われるので、検索の信頼度も向上する。

【0044】実施の形態4。図6は、この発明の実施の形態4のデジタルデータ再生装置を示すブロック図で、図1と同一符号はそれぞれ同一または相当部分を示しており、24はセクタアドレス検索回路、25は比較回路である。
40

【0045】次に、実施の形態1と異なる部分の動作について説明する。まず、システムマイコン17は検索したい所望のセクタアドレスを比較回路25に入力した後、サーボ回路4に指令して光ディスク1からデータを再生させる。そして復調回路6で16ビットの再生データが8ビットの再生データに変換されて、一旦メモリ8にストアされる。次に、前記実施の形態3と同様に、セクタの先頭を示す同期信号を基準として図2のID30
50

12

およびIEC31がメモリ8内のデータから検索され、ID処理回路23に入力される。ID処理回路23では、入力されたデータのIEC31を用いてID30の誤り検出が行われ、誤りがあれば訂正される。

【0046】次に、誤りが訂正されたID30はセクタアドレス検索回路24に送られ、入力されたID30は比較回路25に入力され、システムマイコン17が入力したセクタアドレスと比較される。比較結果はセクタアドレス検索回路24に送られ、一致しているときはシステムマイコン17に一致結果が送られ、メモリ8から当該セクタを含むブロックのデータが読み出されて、誤り訂正回路7に誤り訂正を実行させる信号が出力される。

【0047】また、比較結果が一致していない場合で、所望のセクタアドレスよりID30のほうが小さいとき（当該セクタの後に所望のセクタが再生されるとき）は、次のセクタのID30がセクタアドレス検索回路24から比較回路25に入力されて、再び一致検出が行われる。以下、順次再アドレスが一致するまで比較が続けられる。

【0048】また、比較結果が一致していない場合は、上記処理とは別に、ID30と所望のセクタアドレスとの関係がその大小に関係なくセクタアドレス検索回路24によってシステムマイコン17に送られ、一致検出があるまで誤り訂正回路7の誤り訂正処理を停止させる信号がシステムマイコン17の指令に従って、セクタアドレス検索回路24から出力される。

【0049】次に、上記比較回路25の比較の結果において、所望のセクタアドレスに対してID30が所定量以上小さいとき、またはID30の方が所望のセクタアドレスより大きいとき（当該セクタの前に所望のセクタがあるとき）は、セクタアドレス検索回路24からシステムマイコン17へ検索信号が送られ、システムマイコン17の指令によってサーボ回路4が動作し、光ディスク1上の所定位置に光ピックアップ2が移動して再び再生が開始される。

【0050】さらに、所望のセクタアドレスが上記誤り訂正ブロックの先頭セクタではない場合は、誤り訂正のために先頭セクタと所望のセクタを含むブロックのデータ全部が必要なので、セクタアドレス検索回路24ではシステムマイコン17から入力された所望のセクタアドレス値より当該ブロックの先頭セクタのアドレス値が求められ、この値と上記IEC31を用いて誤り訂正されたID30の値が比較回路25に入力されて比較される。

【0051】実施の形態5。図7は、この発明の実施の形態5のデジタルデータ再生装置を示すブロック図で、図6と同一符号はそれぞれ同一または相当部分を示しており、26は補間回路である。

【0052】上記実施の形態4では、所望のセクタのID30に光ディスク1の欠損等の不良による誤りがあ

13

り、しかも訂正不能のときは、比較回路25による一致検出が発生せず、一致がないため上記検索信号によって、システムマイコン17はサーボ回路4に対して光ピックアップ2を所望のセクタに移動させ、再び再生させるようにする指令を出し、そして再度ID30が訂正不能となり上記検索信号によって、光ピックアップ2の移動動作が繰り返され続けるという問題がある。

【0053】そこで、この実施の形態5では、ID処理回路23におけるIDの誤り訂正結果をセクタアドレス検索回路24に入力し、比較回路25で所定期間検索しても一致がないときは正しく得られた前後のセクタアドレス値を補間回路26に入力する。補間回路26では、一致検出されるべきID30が補間によって求められてセクタアドレス検索回路24に出力され、セクタアドレス検索回路24で誤ったID30と置き換えられる。その後、セクタアドレス検索回路24は、システムマイコン17に、「一致検出結果」に換えて、メモリ8内に所望のセクタが存在するがIEC31による訂正が不能であり、ID30が補間されたことを、送出する。

【0054】この一致の有無をさめる所定期間は、システムマイコン17がセクタアドレス検索回路24に対して指令することができる。また、指令のないとき、セクタアドレス検索回路24はIDが誤りでIEC31による誤り訂正不能のとき上記補間回路26における補間動作を随時おこなわせ、比較回路25には補間されたID30を入力し、上記所望のセクタアドレスと比較されるように制御する。

【0055】また、システムマイコン17は、所望のセクタがメモリ8にストアされているが、ID30が訂正不能で補間されたとの情報をセクタアドレス検索回路24から入力されると、当該ID30を補間されたセクタを含むブロックの誤り訂正回路7による誤り訂正を実行させる指令を送出し、その後、誤り訂正とデスクランブルおよびEDC回路9による動作を終了し、バッファメモリ10に書き込まれるとその中から所望のセクタを検索する。

【0056】以上のように、この実施の形態5では、セクタアドレス検索回路24によって復調回路6の復調動作後のメモリ8にデータがストアされた時点で所定のセクタが検索され、また検索中は誤り訂正回路7による誤り訂正が停止されるので、データのアクセス性が向上するとともに無駄な誤り訂正動作が省略される。

【0057】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0058】記録媒体より再生されたデジタルデータを記憶する第一の記憶手段と、セクタ中の誤りを誤り検出符号を用いて検出する誤り検出手段と、ブロックの訂正符号を用いて誤りを訂正する誤り訂正手段と、前記誤り検出手段の検出結果を記憶する第二の記憶手段と、前

14

記第二の記憶手段の内容を読み出し、前記ブロックを構成する全てのセクタについての誤りの有無を判定し、誤りがない場合に当該ブロックを前記誤り訂正手段による誤り訂正から除外する誤り制御手段を備えたので、当該ブロックの誤り訂正手段による第一の記憶手段からのデータ読み出しや誤り検出および訂正のための演算等の訂正処理動作が省かれると共に当該ブロックにおける第一の記憶手段のアクセス時間を誤り訂正手段以外の処理に割くことができるので、前記記録媒体から高速でデータを再生したい場合に処理時間の高速化に寄与でき、記録媒体からのアクセス速度を上げることができ、また不要な誤り訂正動作の省略によって回路消費電力が節約されるという効果を奏する。

【0059】また、前記記録媒体より再生されたデジタルデータを記憶する第一の記憶手段と、セクタ中の誤りを誤り検出符号を用いて検出する誤り検出手段と、ブロックの訂正符号を用いて誤りを訂正する誤り訂正手段と、前記誤り検出手段の検出結果を記憶する第二の記憶手段と、前記第二の記憶手段の内容を読み出し、前記ブロックを構成するセクタについての誤りの有無を判定し、誤りがあるとき、誤りがあるセクタの位置をもとに前記ブロックの訂正符号を用いて、前記誤り訂正手段により当該セクタデータの誤り値を求める消失訂正が行われ、誤りがないとき、当該セクタは前記誤り訂正手段による誤り訂正から除外されるように制御する誤り制御手段を備えたので、当該セクタの誤り訂正手段による訂正処理動作が省かれると共に当該セクタにおける第一の記憶手段のアクセス時間を誤り訂正手段以外の処理に割くことができるので、前記記録媒体から高速でデータを再生したい場合に処理時間の高速化に寄与でき、記録媒体からのアクセス速度を上げることができ、また不要な誤り訂正動作の省略によって回路消費電力が節約されるという効果を奏する。

【0060】また、前記記録媒体より再生されたデジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出し、訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて誤りを訂正する誤り訂正手段と、前記誤り検出訂正手段によって誤り訂正されたセクタのアドレスデータより前記ブロック中の前記先頭セクタを検索する先頭セクタ検索手段とを備え、前記先頭セクタ検索手段によって検索された先頭セクタより順次、前記誤り訂正手段に入力し、前記ブロックの誤り訂正を行う様に構成したので、容易に前記ブロックの先頭セクタが検索でき、しかも前記誤り検出訂正手段によって検索対象である前記セクタアドレスの誤り訂正がなされるので、検索の信頼度が向上するという効果を奏する。

【0061】また、前記記録媒体よりデジタルデータを再生する装置であって、前記記録媒体より再生された

デジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出し、訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて誤りを訂正する誤り訂正手段と、前記誤り検出訂正手段によって誤り訂正されたセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、前記比較手段の比較の結果一致しているときは当該セクタを含むブロックのデータを前記記憶手段より読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは比較手段に対して順次、比較動作を続行させる誤り訂正制御手段とを備えたので、所定のセクタとの比較動作が前記誤り訂正手段の前で実行できるので、前記記録媒体からの所定セクタデータの検索及び読み出し時間が短縮され、しかも比較の対象となるセクタのアドレスデータが前記誤り検出訂正手段によって誤り訂正されるので、比較の信頼度も向上するという効果を奏する。

【0062】また、前記記録媒体より再生されたデジタルデータを記憶する記憶手段と、前記セクタのアドレスデータの誤りをアドレスデータに対して付加された誤り検出符号を用いて検出し、訂正する誤り検出訂正手段と、前記ブロックの訂正符号を用いて誤りを訂正する誤り訂正手段と、前記誤り検出訂正手段によって誤り訂正されたセクタのアドレスデータと所定のセクタのアドレスデータとの比較を行う比較手段と、前記比較手段の比較の結果一致しているときは当該セクタを含むブロックのデータを前記記憶手段より読み出して前記誤り訂正手段による誤り訂正を実行させ、一致していないときは比較手段に対して順次、比較動作を続行させ、一致検出があるまで前記誤り訂正手段による誤り訂正を停止させる誤り訂正制御手段と、前記誤り検出訂正手段による誤り訂正で訂正不能の場合、正しく訂正され、もしくは誤りのない前後セクタアドレスデータから当該訂正不能のセクタアドレスデータを補間する補間手段とを備え、前記補間されたセクタアドレスデータと前記所定のセクタのアドレスデータが前記比較手段に入力されて比較されるように構成したので、所定のセクタとの比較動作が前記

誤り訂正手段の前で実行できるので、前記記録媒体からの所定セクタデータの検索及び読み出し時間が短縮され、また不要な誤り訂正動作の省略によって回路消費電力が節約されるとともに、前記セクタアドレスデータの誤り訂正が不能であっても前記補間動作によって、前記比較手段による一致検出が必ず行えるという効果を奏する。

【図面の簡単な説明】

【図1】 この発明の実施の形態1におけるデジタルデータ再生装置を示すブロック図である。

【図2】 再生データの構成単位である1セクタ分のデータ内容を示す図である。

【図3】 再生データ1ブロックにおける誤り訂正符号の構成を示す図である。

【図4】 この発明の実施の形態2におけるデジタルデータ再生装置を示すブロック図である。

【図5】 この発明の実施の形態3におけるデジタルデータ再生装置を示すブロック図である。

【図6】 この発明の実施の形態4におけるデジタルデータ再生装置を示すブロック図である。

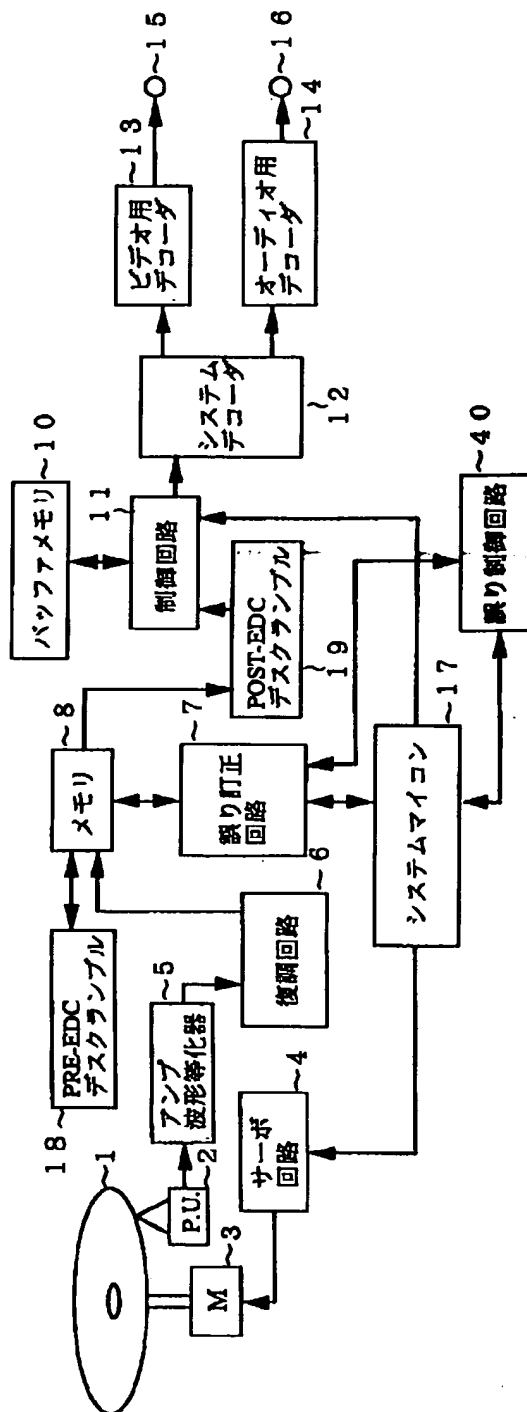
【図7】 この発明の実施の形態5におけるデジタルデータ再生装置を示すブロック図である。

【図8】 従来装置を示すブロック図である。

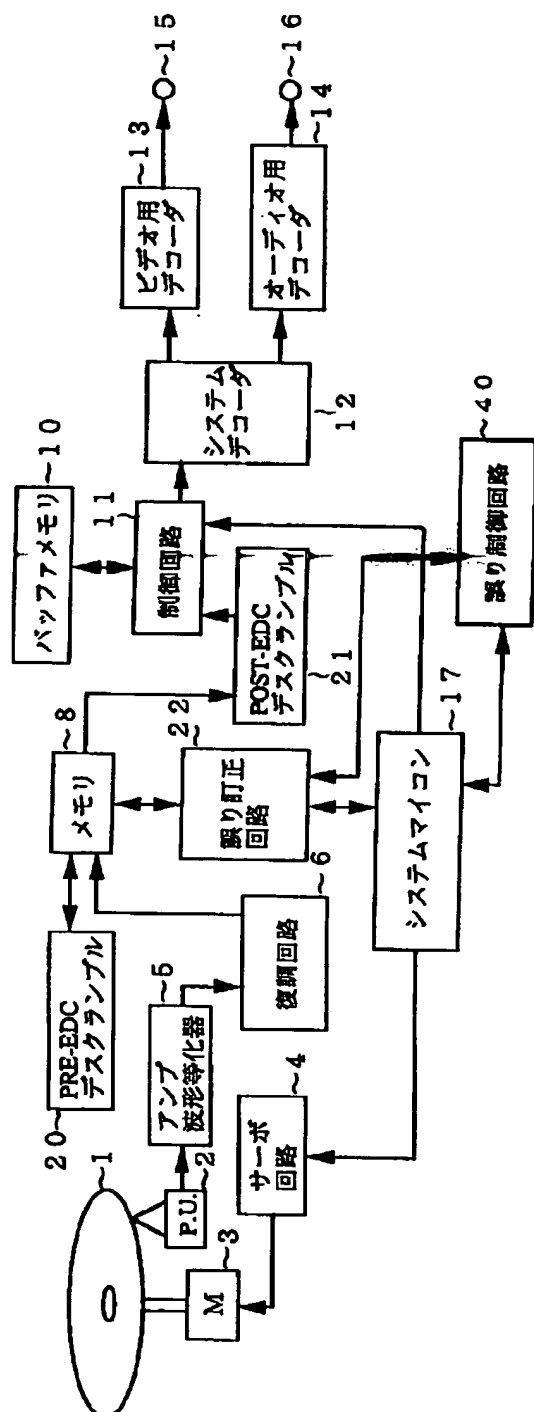
【符号の説明】

1 光ディスク、2 光ピックアップ、3 ディスクモータ、4 サーボ回路、5 アンプおよび波形等化器、6 復調回路、7 誤り訂正回路、8 メモリ、9 デスクランブルおよびEDC回路、10 バッファメモリ、11 制御回路、17 システムマイコン、18 PRE-EDCおよびデスクランブル回路、19 POST-EDCおよびデスクランブル回路、20 PRE-EDCおよびデスクランブル回路、21 POST-EDCおよびデスクランブル回路、22 誤り訂正回路、23 ID処理回路、24 セクタアドレス検索回路、25 比較回路、26 補間回路、40 誤り制御回路。

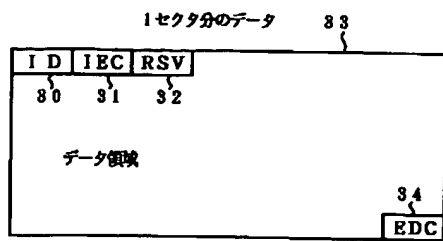
【図1】



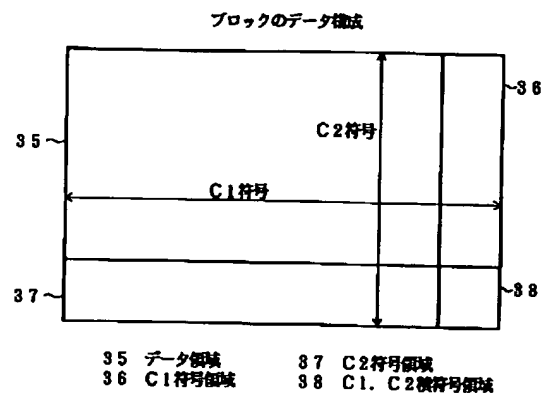
【図4】



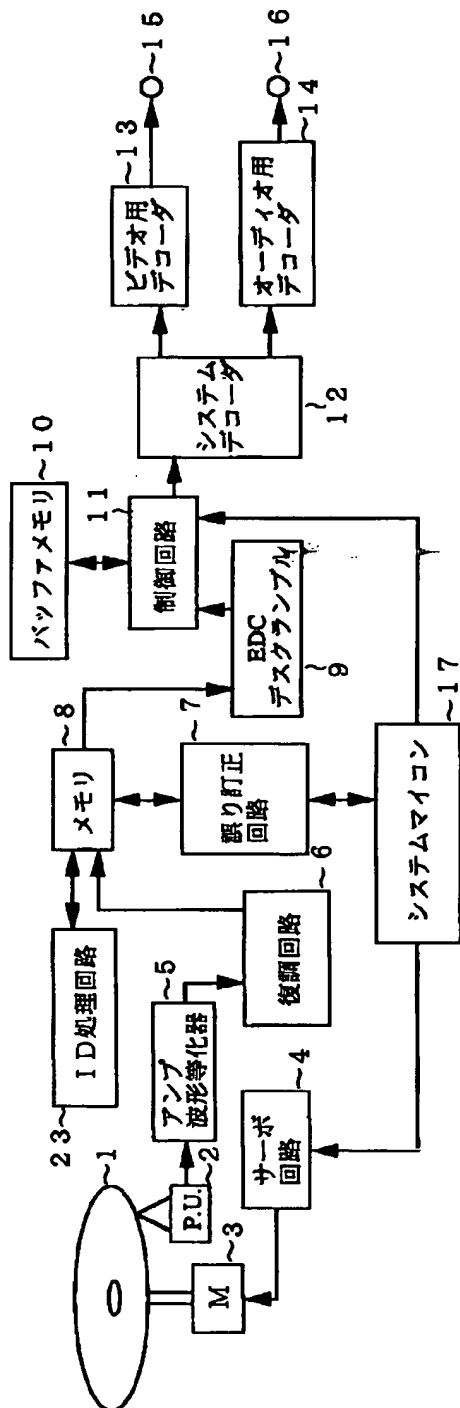
【図2】



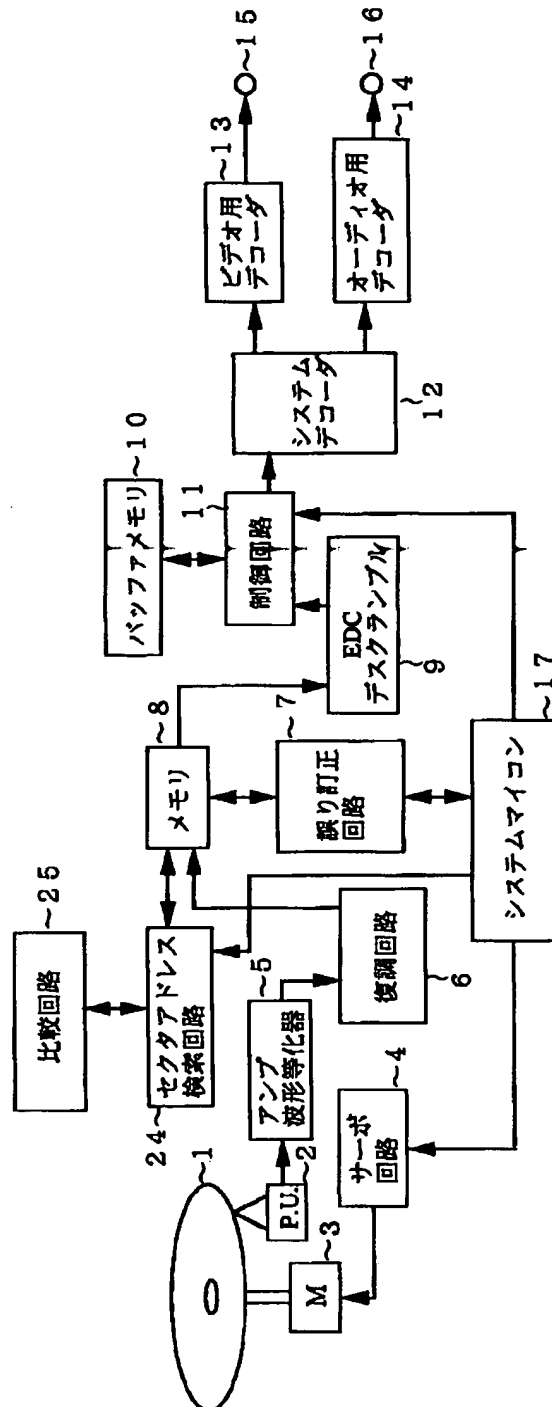
【図3】



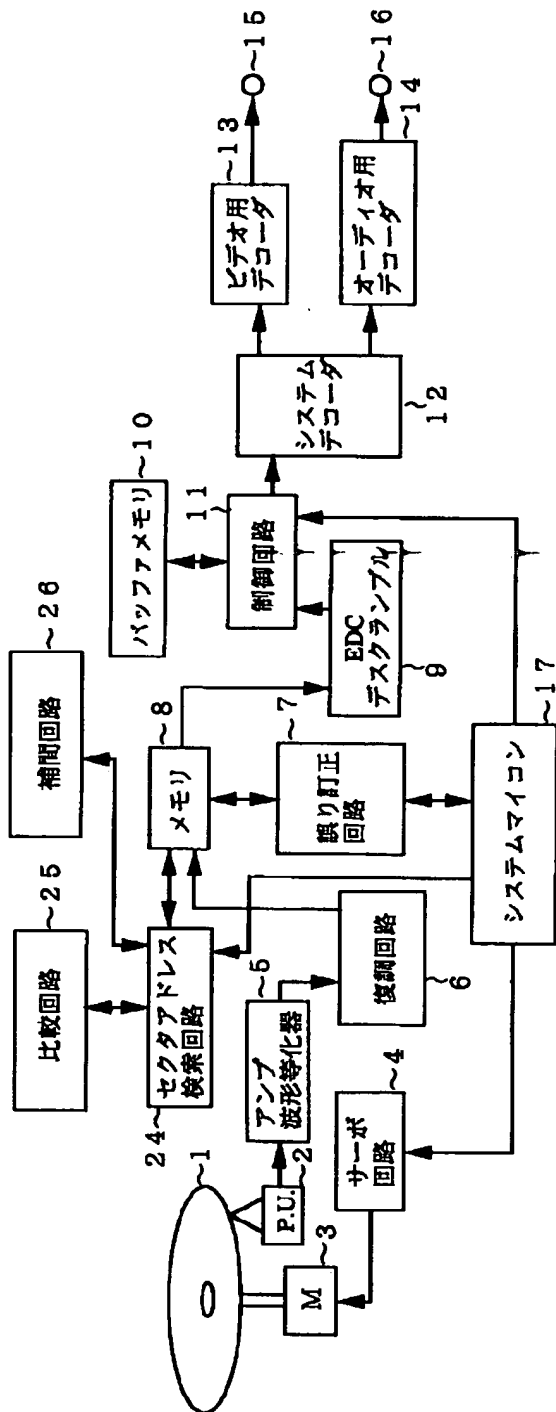
【図5】



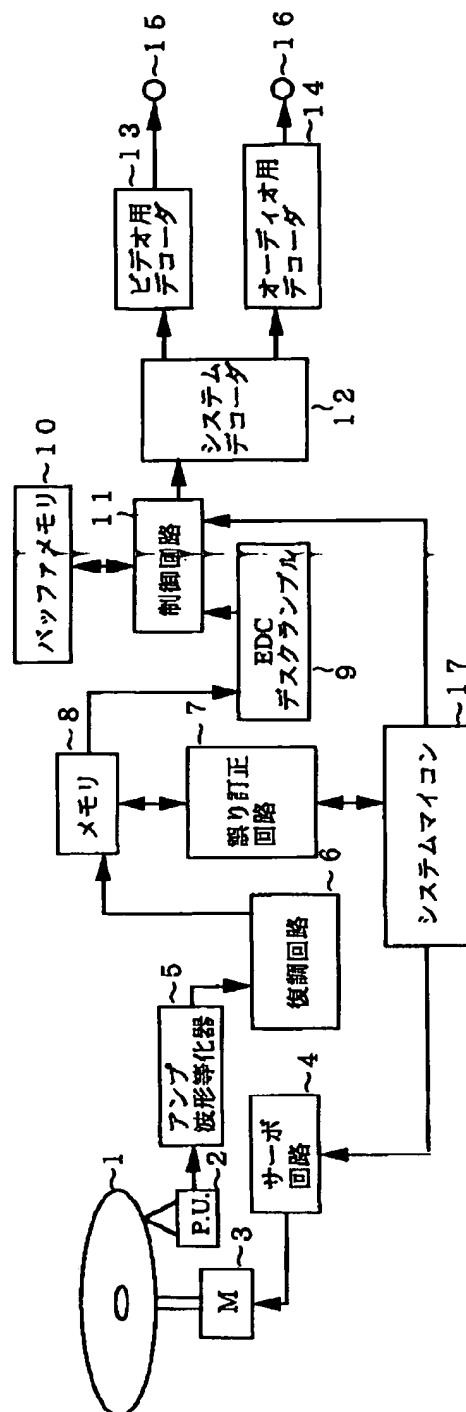
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 木津 直樹
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内